

Vermeld op elk blad: voornaam, naam, studierichting en nummer. Alle pagina's nummeren.

De voorbereidingstijd voor de eerste twee vragen samen is maximum 1 uur, voor de derde vraag 1,5 uur. De laatste vraag wordt schriftelijk afgegeven ten laatste om 13 uur.

1. Verklaar het verband tussen vertragingstijd en belasting van een poort.
2. Wat is een RISC en wat zijn de verschillende stappen in het ontwerp ervan?
3. Ontwerp een FSMD die volgende functie uitvoert:

```
library ieee; use ieee.math_real.all;
entity fsmd is
  port(clk: in bit; LD: in integer range 0 to 4;
        a: in real range 0.0 to 10.0; y: out real);
end entity fsmd;
architecture behav of fsmd is
  signal s: real;
begin
  process is
    variable c: real;
    variable n: integer;
  begin
    wait until clk = '1';
    if LD > 0 then
      n := 2**LD;
      c := a; s <= 1.0;
      for k in 1 to n/2 loop
        wait until clk = '1';
        s <= s + k*c;
      end loop;
    end if;
  end process;
  y <= trunc(s*2.0);  -- s*2.0 afbreken naar een geheel getal
end architecture behav;
```

Alle real getallen worden in hardware voorgesteld als getallen met een vaste komma. De ingang a wordt voorgesteld als $\text{fix}(4,4)$. De uitgang y wordt voorgesteld met zoveel bits als minimaal nodig is om hem zo nauwkeurig mogelijk voor te stellen.

- (a) Teken een ASM-schema voor deze schakeling, die de vereisten qua tijdsgedrag respecteert. Probeer zo weinig mogelijk toestanden te gebruiken.
 - (b) Ontwerp het datapad tot op RTL-niveau. Minimalisering is niet nodig, maar probeer wel zo weinig mogelijk hardware te gebruiken, zonder evenwel nog het ASM-schema te wijzigen. Vergeet ook niet het aantal bits bij iedere verbinding te vermelden.
 - (c) Beschrijf het controlegedeelte met een toestandsdiagramma.
4. Maak de goedkoopst mogelijke IC realisatie van onderstaande FSM waarbij je enkel gebruik mag maken van T-flip-flops en NOR-poorten met 2 ingangen. Maak gebruik van Karnaugh-kaarten om alle functies te bepalen. Bepaal ook het kritisch pad in de schakeling.

ab	10	01	00
S_0	$S_2/1$	$S_1/1$	$S_0/0$
S_1	$S_3/1$	$S_2/0$	$S_1/1$
S_2	$S_0/1$	$S_1/1$	$S_2/0$
S_3	$S_0/1$	$S_3/1$	$S_3/0$
S_4	$S_3/1$	$S_0/0$	$S_4/1$