

Vermeld op elk blad: voornaam, naam, studierichting en nummer. Alle pagina's nummeren.

De voorbereidingstijd voor de eerste twee vragen samen is maximum 1 uur, voor de derde vraag 1,5 uur.

De laatste vraag wordt schriftelijk afgegeven ten laatste om 18 uur.

1. Hoe beïnvloedt het gebruik van een componentenbibliotheek met AOI-poorten het ontwerp van combinatorische schakelingen?
2. Het gebruik van een compatibiliteitsgraaf bij 'register sharing' is complexer dan het linkerrand-algoritme. Wat is de reden om dit dan toch te gebruiken?
3. Ontwerp een FSM die volgende functie uitvoert:

```
library ieee; use ieee.math_real.all;
entity fsmd is
  port(clk: in bit; LD: in integer range -100 to 127;
        a: in real range 0.0 to 15.875; b: out integer);
end entity fsmd;
architecture behav of fsmd is begin
  signal s: real;
  process is
    signal p: real;
    variable t: real;
    variable n: integer;
  begin
    wait until clk = '1';
    if LD > 0 then
      n := LD; p <= a; s <= 0;
      wait until clk = '1';
      for k in 1 to n loop
        p <= a; t := 2*a - p;
        t := t + 15*a;
        s <= s + t;
        wait until clk = '1';
      end loop;
    end if;
  end process;
  b <= round(s); -- afronding naar geheel getal
end architecture behav;
```

Alle real getallen worden in hardware voorgesteld als getallen met een vaste komma. De ingang a wordt voorgesteld als $\text{fix}\langle 4,3 \rangle$. De uitgang b wordt voorgesteld met zoveel bits als minimaal nodig is om hem zo nauwkeurig mogelijk voor te stellen.

- (a) Teken een ASM-schema voor deze schakeling, die de vereisten qua tijdsgedrag respecteert. Probeer zo weinig mogelijk toestanden te gebruiken.
 - (b) Ontwerp het datapad tot op RTL-niveau. Minimalisering is niet nodig, maar probeer wel zo weinig mogelijk hardware te gebruiken, zonder evenwel nog het ASM-schema te wijzigen. Vergeet ook niet het aantal bits bij iedere verbinding te vermelden.
 - (c) Beschrijf het controlegedeelte met een toestandsdiagramma.
4. Maak de goedkoopst mogelijke IC realisatie van onderstaande FSM waarbij je enkel gebruik mag maken van JK-flip-flops en NAND-poorten met 3 ingangen. Maak gebruik van Karnaugh-kaarten om alle functies te bepalen. Bepaal ook het kritisch pad in de schakeling.

	01	10	00
S_0	$S_0/11$	$S_0/10$	$S_1/00$
S_1	$S_0/10$	$S_3/01$	$S_2/00$
S_2	$S_1/10$	$S_3/01$	$S_2/00$
S_3	$S_0/10$	$S_1/01$	$S_2/00$